

AN6651

モータ制御用回路/Motor Control Circuit

■ 概要

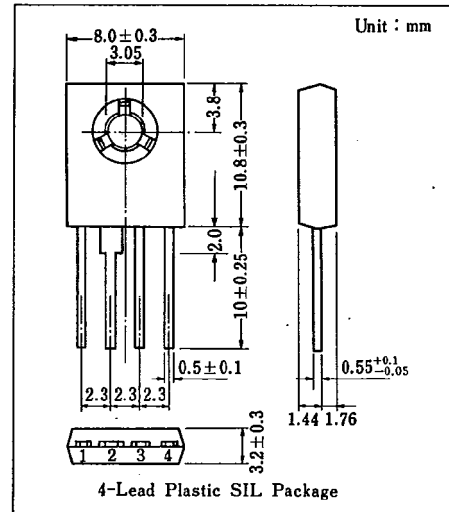
AN6651 は、テープレコーダ、レコードプレーヤ等に使用される小型 DC モータの回転数制御に適した半導体集積回路です。

■ 特徴

- 小型四端子パッケージを採用し、実装面積が小さく、外付部品が少ない
- 基準電圧が低く (1.0V typ.) 安定しており、モータ回転数の設定範囲が広い
- トルク特性、減電圧特性が良好であり、 $V_{CC} = 3.5V \sim 14.4V$ の電源電圧で使用できる
- 逆電圧印加に対する保護回路を内蔵

■ Features

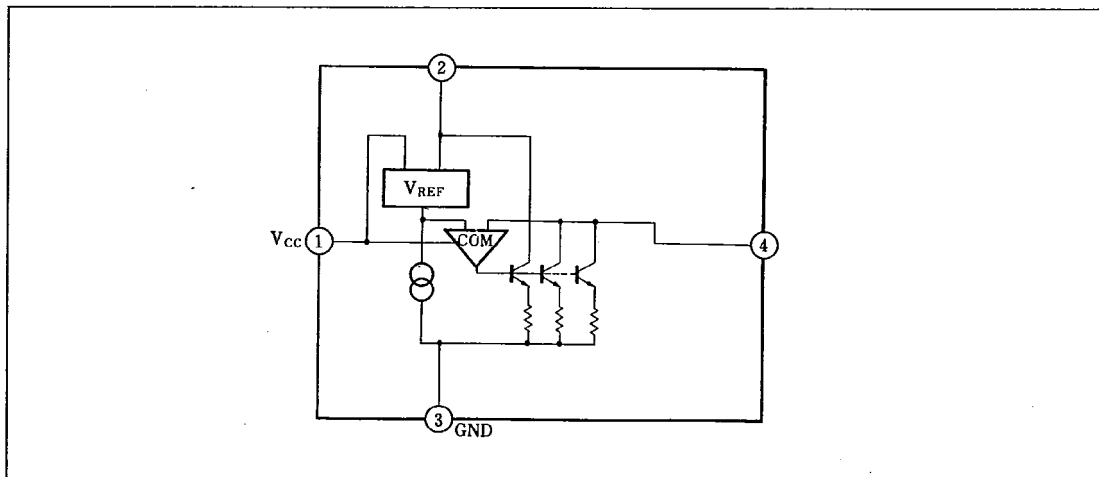
- Small four-lead plastic package for compact motor.
Fewer external components
- Stable low reference voltage (1.0V typ.), wide motor speed setting
- Highly stable operation over a wide range of supply voltages and torque supply voltages, $V_{CC} = 3.5V \sim 14.4V$
- Reverse voltage protection circuit



■ 端子名/Pin

Pin No.	端子名	Pin Name
1	電源電圧	V_{CC}
2	コントロール端子	Control Pin
3	アース	GND
4	モータ端子	Motor Pin

■ ブロック図/Block Diagram



■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
電源電圧	V _{CC}	14.4	V
電源電流	I _{CC} *2	2000	mA
許容損失	P _D *1	1300	mW
動作周囲温度	T _{opr}	-20~+75	°C
保存温度	T _{stg}	-40~+150	°C

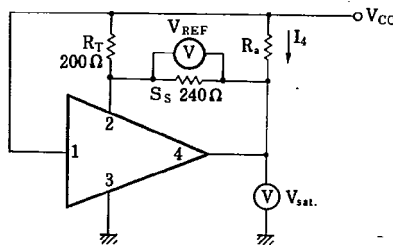
*1 Ta=25°C, With a 100×100mm bakelite printed circuit board(35µm Cu leaf)

*2 t ≤ 5s

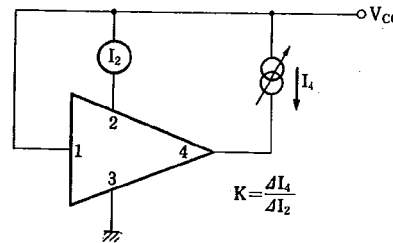
■ 電気的特性/Electrical Characteristics (Ta=25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
基準電圧	V _{REF}	1	V _{CC} =6V, Ra=1kΩ	0.85	1.0	1.15	V
バイアス電流	I _{Bias}	3	V _{CC} =6V		0.8	1.8	mA
電流比例定数	K	2	V _{CC} =6V, ΔI ₄ =40mA	35	40	45	
飽和電圧	V _{sat}	1	V _{CC} =4.2V, Ra=5.0Ω		1.15	2	V
電圧特性 (1)	$\frac{\Delta V_{REF}}{V_{REF}}/V_{CC}$	1	V _{CC} =3.5V~14V, Ra=1kΩ		-0.1		%/V
電圧特性 (2)	$\frac{\Delta K}{K}/V_{CC}$	2	V _{CC} =3.5V~14V, ΔI ₄ =40mA		0.2		%/V
電流特性 (1)	$\frac{\Delta V_{REF}}{V_{REF}}/I_4$	1	I ₄ =50~200mA		-0.02		%/mA
電流特性 (2)	$\frac{\Delta K}{K}/I_4$	2	I ₄ =50~200mA		-0.01		%/mA
温度特性 (1)	$\frac{\Delta V_{REF}}{V_{REF}}/T_a$	1	Ta=-20~75°C, V _{CC} =6V, Ra=1kΩ		0.01		%/°C
温度特性 (2)	$\frac{\Delta K}{K}/T_a$	2	Ta=-20~75°C, ΔI ₄ =40mA		0.01		%/°C

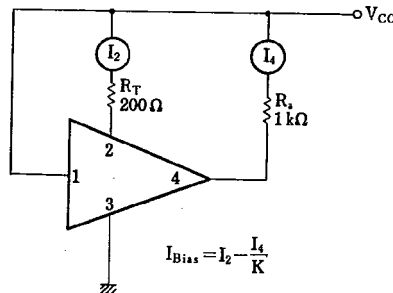
Test Circuit 1 $\left(V_{REF}, V_{sat}, \frac{\Delta V_{REF}}{V_{REF}}/V_{CC}, \frac{\Delta V_{REF}}{V_{REF}}/I_4, \frac{\Delta V_{REF}}{V_{REF}}/T_a \right)$

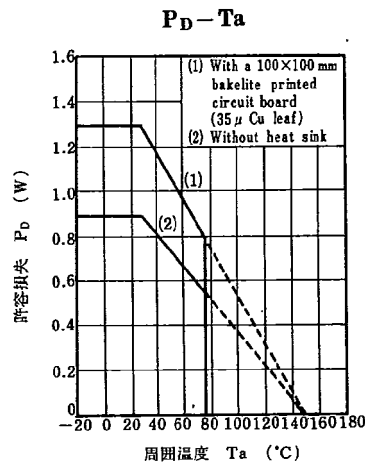
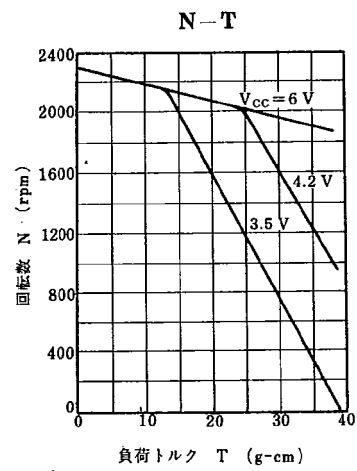
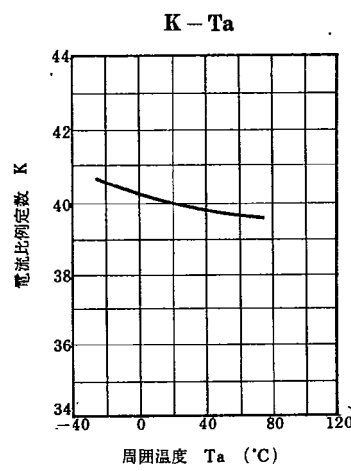
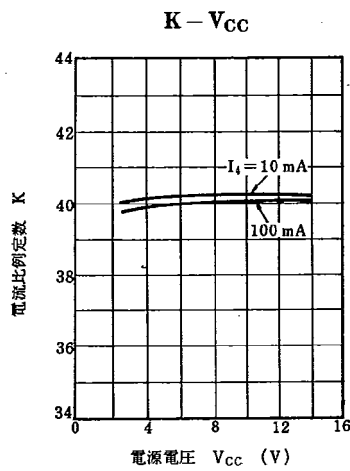
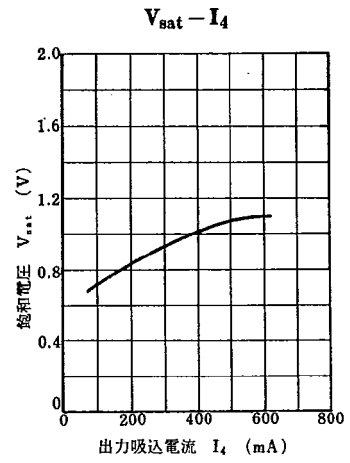
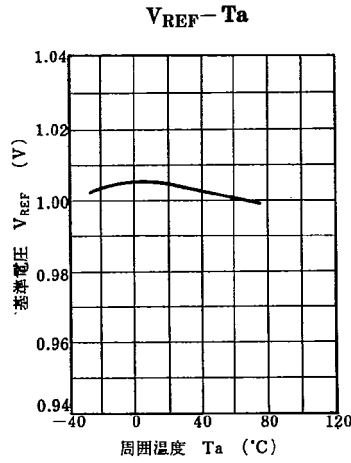
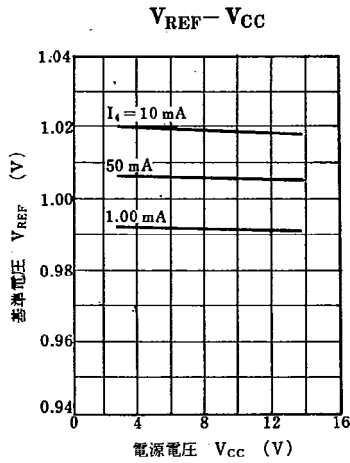


Test Circuit 2 $\left(K, \frac{\Delta K}{K}/V_{CC}, \frac{\Delta K}{K}/I_4, \frac{\Delta K}{K}/T_a \right)$



Test Circuit 3 (I_{Bias})





■ 応用回路例 / Application Circuit

